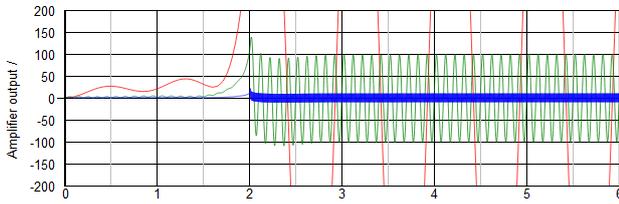


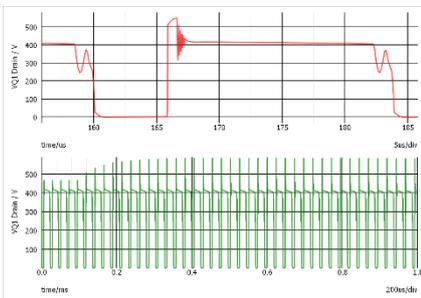
Version 9.1の新機能



SIMetrix/SIMPLIS Version 9.1

SIMetrix または SIMetrix/SIMPLIS の保守契約の一部として提供されます。

波形ビューワの機能

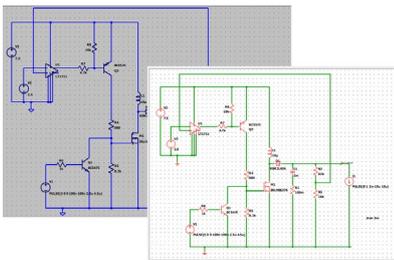


固定プローブ用の独立した X 軸

固定プローブで作成されたグラフカーブに独立した X 軸を強制的に設定し、独立にズームできるようになりました。これまでは、カーブをプロットした後に手動で定義するしかありませんでした。

[SIMetrix と SIMPLIS の全バージョンで使用可能](#)

回路図エディタの機能



LTspice®互換

回路図エディタは、LTspice®の回路図を直接開くことができようになり、通常の方法でファイルを開けます。使用するすべてのモデルが SIMetrix シミュレータでサポートされている場合、最小限の変更で回路図のシミュレーションを実行することができます。

[SIMetrix の全バージョンで使用可能](#)

Design Verification Module の機能

テストプランエディタ

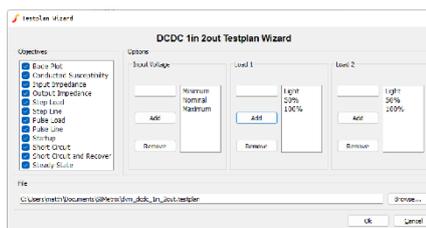
Analysis	Objective	Source	Load	Label
*18	Mode Pk, Maximum Vn			
19	AC	ModePkt(OUTPUT1)	LOAD(OUTPUT1, Light)	Ac AnalysisMode PkVn MaximumLight Load
20	AC	ModePkt(OUTPUT1)	RCE(OUTPUT1, Minimum)	Ac AnalysisMode PkVn Maximum50% Load
21	AC	ModePkt(OUTPUT1)	RCE(OUTPUT1, 100%)	Ac AnalysisMode PkVn Maximum100% Load
*22	Input Impedance, Minimum Vn			
23	AC	RCE(OUTPUT1, Minimum)	LOAD(OUTPUT1, Light)	Ac AnalysisInput Impedance(Vn) MinimumLight Load
24	AC	RCE(OUTPUT1, Minimum)	LOAD(OUTPUT1, 50%)	Ac AnalysisInput Impedance(Vn) Minimum50% Load
25	AC	RCE(OUTPUT1, Minimum)	LOAD(OUTPUT1, 100%)	Ac AnalysisInput Impedance(Vn) Minimum100% Load
*26	Input Impedance, Nominal Vn			
27	AC	SOURCE(INPUT1, Nominal)	LOAD(OUTPUT1, Light)	Ac AnalysisInput Impedance(Vn) NominalLight Load
28	AC	SOURCE(INPUT1, Nominal)	LOAD(OUTPUT1, 50%)	Ac AnalysisInput Impedance(Vn) Nominal50% Load
29	AC	SOURCE(INPUT1, Nominal)	LOAD(OUTPUT1, 100%)	Ac AnalysisInput Impedance(Vn) Nominal100% Load

テストプランは、内蔵のテストプランエディタで作成・編集できるようになりました。サードパーティの表計算ソフトやテキストエディタが不要になっただけでなく、さまざまなセル入力を支援します。これには、ドロップダウンの選択リストや引数の入力補助が含まれます。

セル入力の支援に加え、リアルタイムのエラーチェックも可能です。色付きのセルにカーソルを合わせると、詳細な情報が表示されます。

[DVM アドオン付きの全バージョンで使用可能](#)

テストプランウィザード

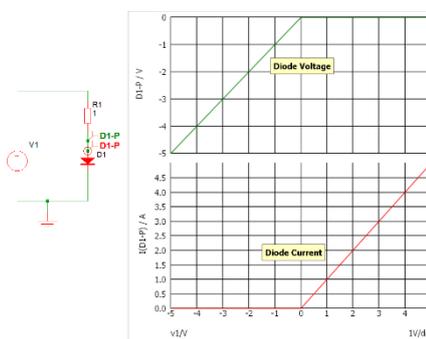


DVM テストプランを動的に作成し、必要なオブジェクトと入力のみを含めることができます。ウィザードは 3 つ用意されています：

- DC-DC 1 入力 1 出力
- DC-DC 1 入力 2 出力
- AC-DC 1 入力 1 出力

[DVM アドオン付きの全バージョンで使用可能](#)

SIMatrixシミュレータの新機能

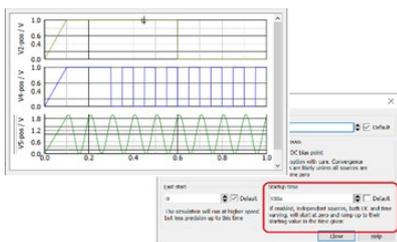


理想的なデバイス

理想的な特性を持つ2つの新しいシミュレーションモデルが開発されました。

1. 順方向抵抗ゼロ、逆方向電流ゼロの理想的なダイオード
2. ON抵抗ゼロ、OFF抵抗無限大の理想的なスイッチ

[全バージョンで使用可能](#)



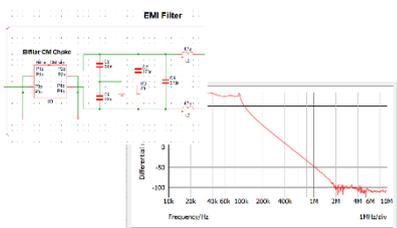
過渡解析のスタートアップオプション

トランジェントスタートアップオプションを定義すると、時間変動するソースを含むすべての独立したソースをゼロから開始し、定義した時間で初期値までランプアップするように強制することが可能です。

これは、DC動作点を特定するのに役立ち、疑似過渡解析の代替として有用です。

全バージョンで使用可能

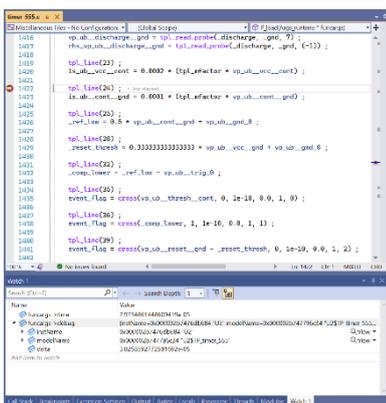
S および Y パラメータのサポートを改善



S および Y パラメータを実装した AC テーブルの機能を改善しました。

1. Sパラメータモデルは、任意の数のポートを持つことができます。以前は1ポートと2ポートのデバイスのみサポートされていました。
2. 回路図のサポートが改善され、シンボル生成機能が追加されました。ファイル名拡張子 Touchstone を指定すると、必要な接続数を持つシンボルが自動的に生成されます。

全バージョンで使用可能



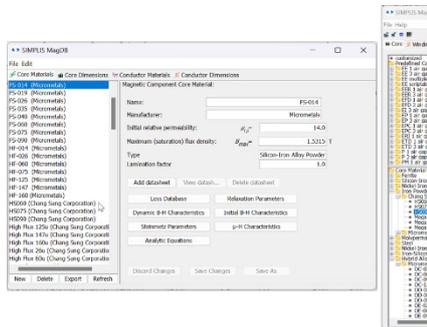
Microsoft® Visual Studio®を用いる Verilog-A ランタイムデバッグ

Verilog-A コードを Microsoft® Visual Studio®でリアルタイムにデバッグできるようになりました。Visual Studio Community, Professional, Enterprise の各エディションは、バージョン 2012 から 2022 までサポートされています。

実際の Verilog-A コード自体をデバッグするのではなく、Verilog-A コンパイラが生成した C コードを Visual Studio のデバッガで開きます。デバッガを使用すると、プログラムの流れを追うことができ、変数の値を見ることもできます。

プロとエリートで使用可能

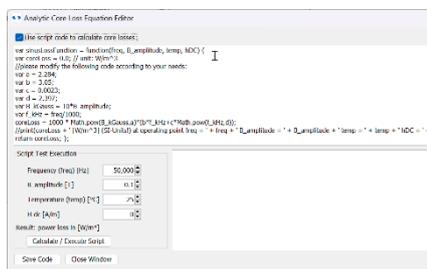
SIMPLIS シミュレータの新機能



MDM データベースの新しいコア材料

87 種類のソフトパワー磁性材料が MagDB に追加されました。それらの特性は MagDB ウィンドウで見ることができ、MDM メインウィンドウの Core タブで使用するために選択できます。

MDM アドオン付きの全バージョンで使用可能



コア損失に関するユーザ定義の計算式

MDM のデータベースに新しいコア材料を追加するとき、または既存の材料を変更するとき、コア損失の計算式をユーザが独自に定義できるようになりました。

MDM アドオン付きの全バージョンで使用可能

Version 9.1 リリースノート

Version 9.1リリースに伴うSIMetrixおよびSIMetrix/SIMPLISの変更点は以下のとおりです。

ユーザインターフェース

- 固定プローブ用の独立したX軸
- LTspice® 回路図のインポート
- LTspice® 回路図シンボルのインポート
- Sパラメータの自動シンボル生成
- オプションのXML回路図ファイル形式

SIMetrixシミュレータ

- 理想的なダイオードモデル
- 理想的なスイッチモデル
- 任意のポート数のSパラメータをサポート
- Microsoft® Visual Studio®を用いるVerilog-Aランタイムデバッグ
- 過渡解析のスタートアップオプション
- あらゆるネイティブデバイスに拡張された電流制御源の電流検知
- GaN デバイス用のHEMT MOSモデル
- 4倍精度計算の高速化（通常は 2 - 2.5 倍）

Design Verification Module

- テストプランウィザード
- テストプランエディタ

SIMPLISシミュレータ

- MDMデータベースの新しいコア材料
- コア損失に関するユーザ定義の計算式

バグ修正

Version 9.1のバグ修正リストは下記のURLからアクセスできます。

https://www.simetrix.co.uk/changelog/ui_change_log.php?VERSION=9.1

ユーザ名とパスワードが必要です。SIMetrix/SIMPLIS (Version 7.2以降)をダウンロードするための認証情報を入力してください。